

**Partial English Translation of**  
**Publication No. 2002-165225A**

[0046] through [0057]

[0046] (2) Description of the operation of the solid state imaging device 1

Next, the operation of the solid state imaging device 1 in a case where white balance is adjusted will be described with reference to Figures 5, Figures 6(a) through 6(b), Figures 7(a) through 7(b), and Figure 8, which are schematic diagrams for describing the operation of the solid state imaging device 1.

[0047] Description will be made below particularly of a case where the color intensity with regard to the subject is weaker in the order of R (red), G (green) and B (blue) ( $R > G > B$ ). In this case, since the intensity of B (blue) is weak, the amplification factor of B needs to be increased. Figure 5 shows a state in which image data (including offset data) in the row i is stored in the image data line memory 4 by readout operation and offset data in the row i is stored in the offset data line memory 5. In the drawing, the characters R and G put on the image data line memory 4 and the offset data line memory 5 indicate that image data and offset data corresponding to the colors R and G are stored.

[0048] Further, the shift register 10 is controlled so that image data (including offset data) of the same color in the image data line memory 4 and offset data of the same color in the offset data line memory 5 are selected and are sequentially input into the output circuit 11 on a row basis, to obtain the state shown in Figure 6(a). In this example, data of R (red) is input into the output circuit 11 and amplified image data is output from the output circuit 11. This is performed in the following procedure.

[0049] Firstly, transistors  $TR_1$  in the respective first rows of the image data line memory 4 and the offset data line memory 5 are set ON by controlling a horizontal output line  $12_1$  of the first row, whereby the image data (including offset data) stored in the first row of the image data line memory 4 and the offset data stored in the first row of the offset data line memory 5 are selected and are simultaneously output to the image data memory output line 14 and the offset data memory output line 13,

respectively, and are input into the output circuit 11.

[0050] Next, transistors TR<sub>2</sub> in the respective first rows of the image data line memory 4 and the offset data line memory 5 are set ON by controlling a horizontal output line 12<sub>3</sub> of the third row, whereby the image data (including offset data) stored in the third row of the image data line memory 4 and the offset data stored in the third row of the offset data line memory 5 are selected and are simultaneously output to the image data memory output line 14 and the offset data memory output line 13, respectively, and are input into the output circuit 11.

[0051] Thereafter, the same procedure as the above is repeated with regard to the fifth row, the seventh row, (omitted) in this order, until the state shown in Figure 6(a) is obtained. As described above, in the output circuit 11, only pure image data from which offset data has been removed is amplified and output. In this case, the image data is all R (red), and since the color intensity with regard to the subject is R>G>B and accordingly the color intensity of R is the largest, an image data image operational amplifier OPS and an offset data operational amplifier OPS may amplify R (red) at low amplification factors. Hence, if the respective capacitances of amplification factor adjustment capacitors C<sub>1</sub>, C<sub>2</sub> and C<sub>3</sub> are set to satisfy the relation of, for example, C<sub>amp1</sub>>C<sub>amp2</sub>>C<sub>amp3</sub> and the amplification factor adjustment capacitor C<sub>1</sub> having the largest capacitance of the three amplification factor adjustment capacitors is selected, the amplification factor with regard to R (red) is lowered (see the aforementioned three equations for obtaining an amplification factor.).

[0052] At this time, only the image data of R (red) (including offset data) is sequentially input on a row basis into the image data image operational amplifier OPS and the data of the other colors is not input. Similarly, only the offset data of R (red) is sequentially input on a row basis into the offset data operational amplifier OPS and the data of the other colors is not input. Accordingly, the amplification factor selection transistor TRC1 may be set in the ON state and the amplification factor adjustment capacitor C<sub>1</sub> may be kept selected in the image data amplification factor switching section 17 and the offset data amplification factor switching section 18, without the need of setting the other amplification factor selection transistors (TRC2 and TRC3) in ON or OFF state depending on

individual image data.

[0053] Moreover, the data of G (green) is input into the output circuit 11 in the same procedure as in the case of the data of R (red), to obtain the state shown in Figure 6(b). Since the color intensity with regard to the subject is  $R > G > B$ , the amplification factor of G (green) may be between the that of R (red) and that of B (blue). Therefore, when the output circuit 11 amplifies G (green), the amplification factor adjustment capacitor C2 having the second largest capacitance of the three amplification factor adjustment capacitors C1 through C3 may be selected. In this case as well, only the data of G (green) is input into the output circuit 11 and the data of the other colors is not input.

[0054] Accordingly, as in the case of R (red), the amplification factor selection transistor TRC2 may be set in the ON state and the amplification factor adjustment capacitor C2 may be kept selected in the image data amplification factor switching section 17 and the offset data amplification factor switching section 18, without the need of setting the other amplification factor selection transistors (TRC2 and TRC3) in ON or OFF state depending on image data of each row.

[0055] Subsequently, as shown in Figure 7(a), the image data (including offset data) in the row  $i+1$  is read into the image data line memory 4 by readout operation and the offset data in the row  $i+1$  is read into the offset data line memory 5. Further, as shown in Figure 7(b), only data of G (green) in the image data line memory 4 and the offset data line memory 5 is sequentially input into the output circuit 11. Since the amplification factor adjustment capacitor C2 corresponding to G (green) has been already selected in the step shown in Figure 6(b), it is unnecessary to select the other amplification factor adjustment capacitors (C1 and C3) by controlling the amplification factor selection transistors (TRC1, TRC2 and TRC3) in the step shown in Figure 7(b).

[0056] Next, as shown in Figure 8, data of B (blue) is sequentially on a row basis into the output circuit 11. In this example, since the color intensity of B (blue) with regard to the subject is the lowest, the amplification factor of B (blue) needs to be set higher than those of the other colors. In order to perform this, the amplification factor adjustment capacitor C3 having the smallest capacitance of the three amplification

factor adjustment capacitors C1, C2 and C3 may be selected by selecting the amplification factor selection transistors TRC 1, TRC 2 and TRC 3.

[0057] In this step as well, as in the case of red (R) or G (green), the amplification factor selection transistor TRC3 may be set in the ON state and the amplification factor adjustment capacitor C3 may be kept selected, without the need of setting the other amplification factor selection transistors (TRC2 and TRC3) in ON or OFF state depending on image data of each row. As described above, in the solid state imaging device according to the present embodiment, when image data (including offset data) and offset data both for one row, which have been stored in the image data line memory 4 and the offset data line memory 5, respectively, is amplified, only data of the same color in the above one row is selected and is sequentially on a row basis into the image data image operational amplifier OPS and the offset data operational amplifier OPS. Since the data is of the same color, it is unnecessary to change the amplification factor depending on color in the image data image operational amplifier OPS and the offset data operational amplifier OPS and accordingly, the need of switching ON and OFF of each of the amplification factor selection transistors TRC1, TRC2 and TRC3 on a row basis, which has been conventionally performed, is eliminated.

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-165225  
(43)Date of publication of application : 07.06.2002

(51)Int.Cl. H04N 9/07  
H01L 27/146  
H04N 5/335

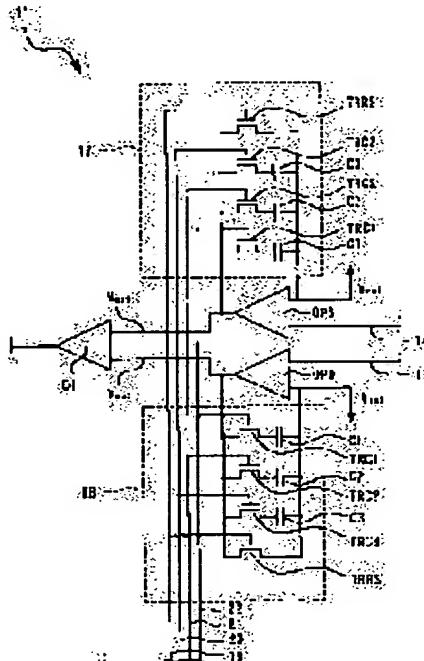
(21)Application number : 2000-358058 (71)Applicant : INNOTECH CORP  
(22)Date of filing : 24.11.2000 (72)Inventor : KAWAJIRI KAZUHIRO

(54) SOLID-STATE IMAGE PICKUP ELEMENT

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a solid-state image pickup element, in which the changeover speed of the amplification factor of image data can be made slower than that in the conventional cases.

**SOLUTION:** The solid-state image pickup element is provided with a color pixel 6a in a plurality of colors, a line memory 4 for the image data (image data storage means) which stores the image data in a plurality of colors of one row portion to be read out from the color pixel 6a, an operational amplifier OPS for the image data (image-data amplifying means), which amplifies the image data to be output from the line memory 4 for the image data, an image-data amplification-factor changeover part 17 (image data amplification changeover means) which changes over the amplification factor of the operational amplifier OPS for the image data, and a control unit 23 (control means), in which the output of the line memory 4 for the image data is controlled, in such a way that the image data in the same color is selected so as to be output sequentially from a row of stored image data in a plurality of colors of corresponding to a single row portion, and that another image data in the same color are selected so as to be output sequentially, and which controls the changeover part 17, in such a way that the amplification factor according to the same color is selected.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-165225

(P2002-165225A)

(43) 公開日 平成14年6月7日 (2002.6.7)

(51) Int.Cl.<sup>7</sup>  
H 04 N 9/07  
H 01 L 27/146  
H 04 N 5/335

識別記号

F I  
H 04 N 9/07  
5/335  
H 01 L 27/14

テマコード(参考)  
A 4 M 1 1 8  
E 5 C 0 2 4  
P 5 C 0 6 5  
A

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願2000-358058 (P2000-358058)

(22) 出願日 平成12年11月24日 (2000.11.24)

(71) 出願人 593102345  
イノテック株式会社  
神奈川県横浜市港北区新横浜3-17-6  
(72) 発明者 川尻 和廣  
神奈川県横浜市港北区新横浜3丁目17番6  
号 イノテック株式会社内  
(74) 代理人 100091672  
弁理士 岡本 啓三

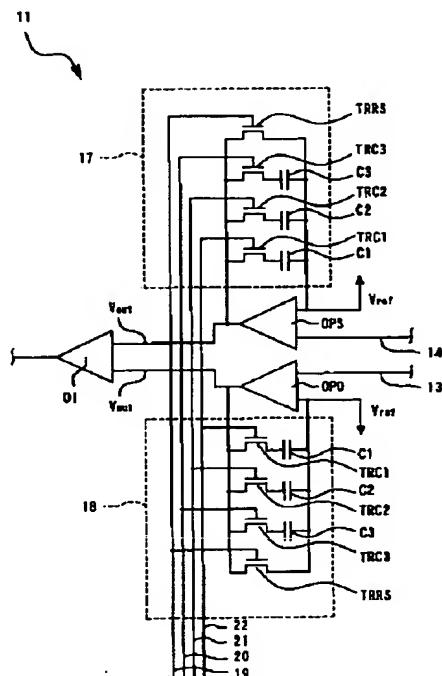
最終頁に続く

(54) 【発明の名称】 固体撮像素子

(57) 【要約】

【課題】 画像データの増幅率の切換え速度を従来よりも遅くすることができる固体撮像素子を提供すること。

【解決手段】 複数の色の色画素 6a と、色画素 6a から読み出された、一行分の複数の色の画像データを記憶する画像データ用ラインメモリ 4 (画像データ記憶手段) と、画像データ用ラインメモリ 4 から出力される画像データを増幅する画像データ用演算増幅器 O P S (画像データ増幅手段) と、画像データ用演算増幅器 O P S の増幅率を切換える画像データ増幅率切換部 17 (画像データ増幅率切換手段) と、記憶された一行分の複数の色の画像データの並びから同一色の画像データを選択して順に出力させ、次いで別の同一色の画像データを選択して順に出力させるように画像データ用ラインメモリ 4 の出力を制御し、且つこの同一色に応じた増幅率を選択するように画像データ増幅率切換部 17 を制御する制御部 23 (制御手段) とを備えた固体撮像素子。



## 【特許請求の範囲】

【請求項1】 所定の配列を以って行方向及び列方向に複数配列された複数の色の色画素と、一行に並ぶ前記複数の色の色画素から読み出し動作により読み出された、一行分の複数の色の画像データを記憶する画像データ記憶手段と、前記画像データ記憶手段から出力される前記画像データを增幅する画像データ増幅手段と、前記画像データ増幅手段の増幅率を切換える画像データ増幅率切換手段と、前記記憶された一行分の複数の色の画像データの並びから同一色の前記画像データを選択して順に出力させ、次いで別の同一色の前記画像データを選択して順に出力するように前記画像データ記憶手段の出力を制御し、かつ前記同一色に応じた増幅率を選択するように前記画像データ増幅率切換手段を制御する制御手段とを備えた固体撮像素子。

【請求項2】 前記画像データ記憶手段に記憶された前記一行分の画像データに含まれるオフセットデータを記憶するオフセットデータ記憶手段と、前記オフセットデータ記憶手段から出力される前記オフセットデータを增幅するオフセットデータ増幅手段と、前記オフセットデータ増幅手段の増幅率を切換えるオフセットデータ増幅率切換手段と、前記画像データ増幅手段から出力される前記画像データと、前記オフセットデータ増幅手段から出力される前記オフセットデータとの差を取り、該オフセットデータが除かれた画像データを出力する差動増幅手段とを更に備え、前記制御手段が、前記同一色の画像データの前記画像データ記憶手段からの出力と同タイミングで、前記オフセットデータを出力するように前記オフセットデータ記憶手段の出力を制御し、かつ、前記画像データ増幅率切換手段と同じ増幅率を選択するように前記オフセットデータ増幅率切換手段を制御することを特徴とする請求項1に記載の固体撮像素子。

【請求項3】 前記画像データ増幅手段が演算増幅器であり、

前記画像データ増幅率切換手段が、前記演算増幅器の入力端子と出力端子との間に並列に接続される複数の増幅率調整用コンデンサと、該増幅率調整用コンデンサの各々と前記演算増幅器との接続を切換える複数のトランジスタとを備えたことを特徴とする請求項1に記載の固体撮像素子。

【請求項4】 前記色画素が、光照射により光発生電荷を発生するフォトダイオードと、前記光発生電荷により閾値電圧が変調されて該閾値電圧を前記画像データとして出力する絶縁ゲート型電界効果型トランジスタとをして成ることを特徴とする請求項1乃至請求項3のいずれか一項に記載の固体撮像素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、固体撮像素子に関し、より詳細には、MOS型固体撮像素子のスイッチングノイズ及び消費電力を低減するのに有用な技術に関する。

## 【0002】

【従来の技術】従来例に係るMOS型固体撮像素子について、図9を参照しながら説明する。図9は、従来例に

10 係るMOS型固体撮像素子の平面図である。図9に示されるMOS型固体撮像素子30は、画素領域31を備えており、この画素領域31には複数の色画素31a、31a、…が行方向及び列方向に複数配列されている。図中、画素領域31内の記号R、G、Bは、それぞれR(赤)フィルタ、G(緑)フィルタ、B(青)フィルタを表し、これらは各々の色画素31a、31a、…の前面に配置される。

【0003】一行分の色画素31a、31a、…の画像データは、垂直出力線32、32、…を介して、ラインメモリ33に記憶される。ラインメモリ33内の記号R及びGは、これらの色に対応する画像データがラインメモリ33に記憶されていることを示すものである(同図においては、i行目の画像データがラインメモリ33に記憶されている)。

【0004】ラインメモリ33に記憶された画像データは、メモリ出力線36を介して出力回路35に入力され、そこで増幅された後に、出力線37から外部に出力される。なお、ラインメモリ33と出力回路35は、いずれも制御部34により制御される。ところで、自然光のダイナミックレンジは非常に大きいので、被写体の色強度を忠実に再現するのは一般に難しい。特に、被写体の色強度が大きく偏っている場合は、撮像素子側で色強度の偏りを補正しておく等の工夫をしておくのが望ましい。このように、色強度の偏りを補正することを、「ホワイトバランスを取る」と言う。

【0005】このホワイトバランスを取るために、出力回路35には、それぞれ増幅率の異なるR(赤)用演算増幅器OPR、G(緑)用演算増幅器OPG、B(青)用演算増幅器OPBが設けられている。そして、これら40 の演算増幅器の一入力端子には、それを選択するための増幅率選択用トランジスタTRR、TRG、及びTRBが接続されている。図示のように、これらの増幅率選択用トランジスタのゲートには、それぞれ選択線38、39、40が接続されている。なお、これらの選択線38、39、40は、制御手段34により制御される。

【0006】次に、ホワイトバランスを取る場合の固体撮像素子30の動作について、図10(a)～(c)、及び図11を参照しながら説明する。図10(a)～(c)、及び図11は、従来例に係るMOS型固体撮像素子の動作について説明するための模式図である。以下

では、特に、被写体の色強度がR(赤) > G(緑) > B(青)となっている場合について説明する。この場合は、三色の色強度を略同じにするため、上記三つの演算増幅器OPR、OPG、OPBの増幅率を予め(OPR) < (OPG) < (OPB)としておく。なお、この(OPR)、(OPG)、及び(OPB)は、演算増幅器OPR、OPG、及びOPBのそれぞれの増幅率を表すものである。

【0007】まず最初に、図10(a)に示すように、制御線38を制御して、増幅率選択用トランジスタTRRのみをオンし、R(赤)用演算増幅器OPRを選択する。なお、図において、R(赤)用演算増幅器OPRにハッティングが掛けられているが、これは現在R(赤)用演算増幅器OPRが選択されていることを示すものである。

【0008】次いで、図10(b)に示すように、制御手段34(図9参照)を制御して、ラインメモリ33の一列目の画像データ(R(赤)の画像データ)を、出力回路35に入力する。これにより、このR(赤)の画像データがR(赤)用演算増幅器OPRで増幅されて出力される。次に、図10(c)に示すように、R(赤)用の増幅率からG(緑)用の増幅率に切換えるために、制御線39を制御して増幅率選択用トランジスタTRGのみをオンし、G(緑)用演算増幅器OPGを選択する。その後、二列目の画像データ(G(緑)の画像データ)を、出力回路35に入力する。これにより、このG(緑)の画像データがG(緑)用演算増幅器OPGで増幅されて出力される。

【0009】続いて、図11に示すように、G(緑)用の増幅率からR(赤)用の増幅率に再び切換えるために、増幅率選択用トランジスタTRRのみをオンし、R(赤)用演算増幅器OPRを選択する。その後、三列目の画像データ(R(赤)の画像データ)を出力回路35に入力して増幅し、出力する。この例で分かるように、従来においては、増幅率選択用トランジスタTRR、TRG、及びTRBのオン・オフを列毎に行い、画像データの増幅率を列毎に切換えていた。

#### 【0010】

【発明が解決しようとする課題】しかしながら、このように増幅率選択用トランジスタTRR、TRG、TRBを列毎にオン・オフするには、該増幅率選択用トランジスタの動作速度を速めなければならないので、増幅率選択用トランジスタのスイッチングノイズが生じてしまう上、該増幅率選択用トランジスタの消費電力が大きくなってしまう。

【0011】本発明は係る従来例の問題点に鑑みて創作されたものであり、画像データの増幅率の切替え速度を従来よりも遅くすることができる固体撮像素子を提供することを目的とする。

#### 【0012】

【課題を解決するための手段】上記した課題は、第1の発明である、所定の配列を以って行方向及び列方向に複数配列された複数の色の色画素と、一行に並ぶ前記複数の色の色画素から読み出し動作により読み出された、一行分の複数の色の画像データを記憶する画像データ記憶手段と、前記画像データ記憶手段から出力される前記画像データを増幅する画像データ増幅手段と、前記画像データ増幅手段の増幅率を切換える画像データ増幅率切換手段と、前記記憶された一行分の複数の色の画像データの並びから同一色の前記画像データを選択して順に出力させ、次いで別の同一色の前記画像データを選択して順に出力させるように前記画像データ記憶手段の出力を制御し、かつ前記同一色に応じた増幅率を選択するように前記画像データ増幅率切換手段を制御する制御手段とを備えた固体撮像素子によって解決する。

10 【0013】又は、第2の発明である、前記画像データ記憶手段に記憶された前記一行分の画像データに含まれるオフセットデータを記憶するオフセットデータ記憶手段と、前記オフセットデータ記憶手段から出力される前記オフセットデータを増幅するオフセットデータ増幅手段と、前記オフセットデータ増幅手段の増幅率を切換えるオフセットデータ増幅率切換手段と、前記画像データ増幅手段から出力される前記画像データと、前記オフセットデータとの差を取り、該オフセットデータが除かれた画像データを出力する差動増幅手段とを更に備え、前記制御手段が、前記同一色の画像データの前記画像データ記憶手段からの出力と同タイミングで、前記オフセットデータを出力するように前記オフセットデータ記憶手段の出力を制御し、かつ、前記画像データ増幅率切換手段と同じ増幅率を選択するように前記オフセットデータ増幅率切換手段を制御することを特徴とする第1の発明に記載の固体撮像素子によって解決する。

20 【0014】又は、第3の発明である、前記画像データ増幅手段が演算増幅器であり、前記画像データ増幅率切換手段が、前記演算増幅器の入力端子と出力端子との間に並列に接続される複数の増幅率調整用コンデンサと、該増幅率調整用コンデンサの各々と前記演算増幅器との接続を切換える複数のトランジスタとを備えたことを特徴とする第1の発明に記載の固体撮像素子によって解決する。

30 【0015】又は、第4の発明である、前記色画素が、光照射により光発生電荷を発生するフォトダイオードと、前記光発生電荷により閾値電圧が変調されて該閾値電圧を前記画像データとして出力する絶縁ゲート型電界効果型トランジスタとを有して成ることを特徴とする第1の発明乃至第3の発明のいずれか一の発明に記載の固体撮像素子によって解決する。

40 【0016】次に、本発明の作用について説明する。本発明に係る固体撮像素子によれば、画像データ記憶手段

50

と画像データ増幅率切換手段とを制御する制御手段を備えている。画像データ記憶手段は、この制御手段に制御されて、一行分の複数の色の画像データの並びから同一色の画像データを選択して順に出力する。

【0017】同一色の画像データが出力されている間は、この同一色の画像データの増幅率は切換える必要が無く、この同一色の画像データに応じた増幅率のままでよい。従って、画像データ増幅率切換手段は、従来のように画像データの増幅率を列毎に切換える必要がない。また、上記同一色の画像データが画像データ記憶手段から全て出力された後、画像データ記憶手段は、制御手段に制御されて、上記一行分の複数の色の画像データの並びから今度は別の同一色の画像データを選択して出力する。この場合は、出力される色が変わるので、画像データ増幅率切換手段は、別の色に応じた増幅率に切換える。この切換えは、最初の同一色の画像データが全て出力された後であり、切換えた後は、別の同一色のデータを全て出力し終えるまで増幅率を切換える必要が無い。従って、このときも、画像データ増幅率切換手段は、従来のように画像データの増幅率を列毎に切換える必要がない。

【0018】上記したことにより、本発明では、画像データ増幅率切換手段の切換速度が従来よりも遅くなるので、速い切換速度に起因して従来発生したノイズが抑えられる上、画像データ増幅率切換手段の消費電力が抑えられる。一方、本発明の他の固体撮像素子によれば、更に、オフセットデータ記憶手段、オフセットデータ増幅手段、オフセットデータ増幅率切換手段、及び差動増幅手段を備えている。

【0019】このうち、オフセットデータ記憶手段には、画像データ記憶手段に記憶されている一行分の画像データに含まれるオフセットデータが記憶される。このオフセットデータは、画像データ記憶手段の出力と同タイミングでオフセットデータ記憶手段から出力される。従って、同一色の画像データが画像データ記憶手段から出力されている間は、この同一色の画像データに含まれるオフセットデータがオフセットデータ記憶手段から出力されることになる。

【0020】そして、オフセットデータ増幅率切換手段により、上で出力されたオフセットデータをそれに対応する画像データと同じ増幅率で増幅し、差動増幅器において、該増幅されたオフセットデータとそれに対応する画像データとの差を取ることにより、オフセットデータが除かれた純粋な画像データが上記差動増幅器から出力される。

【0021】

【発明の実施の形態】(1) 本実施形態に係る固体撮像素子の構造についての説明

次に、本実施形態に係る固体撮像素子について、図1を参照しながら説明する。図1は、本実施形態に係る閾値

電圧変調方式のMOS型固体撮像素子(以下、単に固体撮像素子と称す)の平面図である。

【0022】この固体撮像素子1は、画素領域6を備え、この画素領域6には色画素6a、6a、…が行方向及び列方向に複数配列されている。同図において、記号R、G、Bは、色画素6a、6a、…の各々の前面に配置されたR(赤)フィルタ、G(緑)フィルタ、B(青)フィルタを表す。そして、このR(赤)、G(緑)、B(青)の配列より分かるように、本実施形態ではいわゆるベイヤー方式のフィルタ配列を採用している。

【0023】図中、2は、垂直走査信号(VSCAN)の駆動走査回路(以下、VSCAN駆動走査回路と称す)を表す。図示の如く、このVSCAN駆動走査回路2からは、垂直走査信号供給線(VSCAN供給線)7、7、…が行毎に一本ずつ出ているが、これは上記の垂直走査信号(VSCAN)を色画素6a、6a、…に行単位で供給するものである。そして、7iは、この垂直走査信号供給線(VSCAN供給線)207、7、…のうち、i行目の色画素6a、6a、…に垂直走査信号(VSCAN)を供給するものを表す。

【0024】また、3はドレイン電圧(VDD)の駆動走査回路(以下、VDD駆動走査回路と称す)を示す。このVDD駆動走査回路3からは、ドレイン電圧(VDD)供給線8、8、…が行毎に一本ずつ出ているが、これはドレイン電圧(VDD)を色画素6a、6a、…に行単位で供給するものである。そして、8iは、このドレイン電圧(VDD)供給線8、8、…のうち、i行目の色画素6a、6a、…にドレイン電圧(VDD)を供給するものを表す。

【0025】一方、画素領域6からは、垂直出力線9、9、…が列ごとに一本ずつ出しており、その各々は画像データ用ラインメモリ4(画像データ記憶手段)及びオフセットデータ用ラインメモリ5(オフセットデータ記憶手段)に入力されている。図中、9jは、この垂直出力線9、9、…のうち、j列目の色画素6a、6a、…がら出ているものを表す。

【0026】そして、10は、これら画像データ用ラインメモリ4及びオフセットデータ用ラインメモリ5に記憶された画像データの出力を制御するシフトレジスタを表し、該シフトレジスタ10は制御部23の一部を成す。また、画像データ用ラインメモリ4及びオフセットデータ用ラインメモリ5から出力された画像データは、出力回路11に入力され、その後外部に出力される。

【0027】次に、この固体撮像素子1の細部、及びその機能について説明する。

①画素領域

画素領域6の要部拡大図を図2に示す。同図に示される点線四角は、色画素6a、6a、…の境界を示す。

これに示されるように、色画素6aは、フォトダイオードPDと、光信号検出用トランジスタTRPとで構成される。そして、i行目に配列された光信号検出用トランジスタTRP、TRP、・・・には、共通の垂直走査信号供給線(VSCAN供給線)7iがそのゲートに接続され、共通のドレイン電圧(VDD)供給線8iがそのドレインに接続されている。また、j列目に配列された光検出用トランジスタTRP、TRP、・・・に着目すると、それらに共通の垂直出力線9jがそのソースに接続されている。

【0028】このうち、光検出用トランジスタTRPは、ディプレッション型のNMOSトランジスタ(絶縁ゲート型電界効果トランジスタ)である。そして、特に明示はしないが、このNMOSトランジスタのpウェル内であって、nチャネル領域の下方には、キャリアポケットと呼ばれる高濃度不純物層(p+半導体層)が形成されている。電子-ホール対生成によりフォトダイオードPDで発生した光発生ホール(光発生電荷)は、NMOSトランジスタのpウェル内を通り、このキャリアポケットに捕獲される。

【0029】そして、キャリアポケットに捕獲された光発生ホールにより、その上方のnチャネル内にこの光発生ホールの量に比例する電荷量をもつ反転層が形成され、光検出用トランジスタTRPの閾値電圧が変調される。この閾値電圧の変調は、キャリアポケット内の光発生ホールの量に依存し、当該光発生ホールの数はフォトダイオードPDに照射された光の強さに依存する。従って、この閾値電圧を読めば、フォトダイオードPDに照射された光の強さを検出することができる。これが閾値電圧変調方式のMOS型固体撮像素子の原理である。

【0030】②画像データ用ラインメモリ4、オフセットデータ用ラインメモリ5、及びシフトレジスタ10画像データ用ラインメモリ4及びオフセットデータ用ラインメモリ5の回路図を図3に示す。同図においてCEjはj列目のセルを示し、画像データ用ラインメモリ4及びオフセットデータ用ラインメモリ5のいずれにおいても、このセルCEjが行方向に複数配列されている。

【0031】画像データ用ラインメモリ4のj列目のセルCEjに着目すると、それはトランジスタTR、TRj、及びコンデンサCSjで構成されている。そして、このコンデンサCSjには、トランジスタTRを介して、j列目の垂直出力線9jが接続されている。この垂直出力線9jは、色画素6a内の光検出用トランジスタTRPのソースと接続されているので、該光検出用トランジスタTRPのゲートとドレインとにそれぞれ所定の電圧を印加してトランジスタTRをオンにしておけば、コンデンサCSjの両極の電位差(以下、単に電圧と言う)が光検出用トランジスタTRPの閾値電圧と一致するまで該コンデンサCSjに電荷が充電される。このようにして、光検出用トランジスタTRPの閾値電圧が画

像データ用ラインメモリ4に記憶される。なお、以下では、光検出用トランジスタTRPの閾値電圧を画像データ用ラインメモリ4に記憶することを、読み出し動作と称する。

【0032】そして、行方向に配列された全てのコンデンサCSjは、画像データ用メモリ出力線14に接続され、コンデンサCSjの電圧がトランジスタTRjを通してこの画像データ用メモリ出力線14から出力回路11に出力される。なお、コンデンサCSjの電圧のことを、以下では画像データと言う場合もある。また、この読み出し動作は、実際には行単位でまとめて行われる。すなわち、i行目の垂直走査信号供給線(VSCAN供給線)7iに上記所定の電圧(約2V)を印加し、i行目のドレイン電圧(VDD)供給線8iに上記所定の電圧(約0.5V)を印加し、そして第1の制御線16を通して画像データ用ラインメモリ4内の全てのトランジスタTRをオンにする。このようにすると、i行目の光検出用トランジスタTR、TR、・・・の全てのゲートに上記所定の電圧(約2V)が印加され、またそれらのドレインに上記所定の電圧(約0.5V)が印加される。これにより、i行目の光検出用トランジスタTRP、TRP、・・・の全ての閾値電圧が画像データ用ラインメモリ4に記憶され、i行目の読み出し動作が完了する。

【0033】ところで、コンデンサCSjの電圧は、実際には光検出用トランジスタTRPの閾値電圧とはならず、該閾値電圧と、光検出用トランジスタTRPのオフセット電圧(以下、オフセットデータとも称す)との和となる。ここで、オフセット電圧とは、キャリアポケットに光発生ホールが存在しない場合の光検出用トランジスタTRPの各々の閾値電圧を意味する。そして、このオフセット電圧は、何らかの形で除去するのが好ましい。

【0034】これを行うために、オフセット電圧を記憶するのがオフセットデータ用ラインメモリ5である。このオフセットデータ用ラインメモリ5のj列目のセルCEjは、トランジスタTR、TRj、及びコンデンサCOjで構成される。そして、図示の如く、このセルCEj内のトランジスタTRは、画像データ用ラインメモリ4の同列(j列目)のセルCEj内のトランジスタと垂直出力線9jを介して接続されている。

【0035】このうち、コンデンサCOjは、上記したオフセット電圧を記憶するためのものである。オフセット電圧を記憶するには、まず、光検出トランジスタTRPのゲートに約7Vの電圧を印加し、該光検出トランジスタTRのドレイン又はソースに約5Vの電圧を印加する。このようにすると、キャリアポケット内に捕獲された光発生ホールが全て排出される。従って、このように光発生ホールを排出した後、光検出用トランジスタTRPの閾値電圧を記憶すれば、該閾値電圧は光発生ホール

によらないオフセット電圧となる。

【0036】このオフセット電圧を記憶する動作を以下に具体的に説明する。まず、上のようにして i 行目の読み出し動作が完了した後、i 行目の垂直走査信号供給線 (V SCAN 供給線) 7<sub>i</sub> を介して、光検出用トランジスタ TRP のゲートに高電圧 (約 7V) を印加する。同時に、i 行目のドレイン電圧 (VDD) 供給線 8<sub>i</sub> を介して、光検出用トランジスタ TRP のドレインに高電圧 (約 5V) を印加する。このようにすると、上で説明したように、光発生ホールが排出される。

【0037】次いで、i 行目の垂直走査信号供給線 (V SCAN 供給線) 7<sub>i</sub> を介して、光検出用トランジスタ TRP のゲートに所定の電圧 (約 2V) を印加する。同時に、i 行目のドレイン電圧 (VDD) 供給線 8<sub>i</sub> を介して、光検出用トランジスタ TRP のドレインに所定の電圧 (約 0.5V) を印加する。その後、第 2 の制御線 15 を介して、オフセットデータ用ラインメモリ 5 内の全てのトランジスタ TR をオンにする。このようにすると、オフセットデータ用ラインメモリ 5 内のコンデンサ CO<sub>j</sub> が充電されていく。充電が完了した状態におけるコンデンサ CO<sub>j</sub> の電圧は、i 行 j 列目の光検出用トランジスタ TRP のオフセット電圧である。このように、オフセット電圧の記憶は行単位で行われる。そして、このようにオフセット電圧が記憶された後においては、画像データ用ラインメモリ 4 及びオフセットデータ用ラインメモリ 5 には、それぞれ i 行目の画像データ (オフセットデータも含む) と、オフセットデータとが記憶されている。

【0038】このオフセットデータ用ラインメモリ 5 の下側には、シフトレジスタ 10 が配置されており、該シフトレジスタ 10 からは水平出力線 12、12、…が行方向に複数出ている。図中、12<sub>j</sub> は、水平出力線 12、12、…のうち、j 列目のものを表す。この j 列目の水平出力線 12<sub>j</sub> は、画像データ用ラインメモリ 4 及びオフセットデータ用ラインメモリ 5 の各々の j 列目のトランジスタ TR<sub>j</sub> に接続され、該トランジスタ TR<sub>j</sub> のオン・オフを制御する。

【0039】これより分かるように、j 列目の水平出力線 12<sub>j</sub> を制御すると、画像データ用ラインメモリ 4 及びオフセットデータ用ラインメモリ 5 の各々の j 列目にあるコンデンサ CS<sub>j</sub>、CO<sub>j</sub> の電圧が、それぞれ画像データ用メモリ出力線 14 及びオフセットデータ用メモリ出力線 13 に同タイミングで出力される。なお、水平出力線 12、12、…の制御はシフトレジスタ 10 が制御し、該シフトレジスタ 10 の制御は制御部 23 に

・コンデンサ C 1 を選択した場合

$$V_{out} = (C_m / C_{amp} 1) \cdot V_s$$

・コンデンサ C 2 を選択した場合

$$V_{out} = (C_m / C_{amp} 2) \cdot V_s$$

・コンデンサ C 3 を選択した場合

より行われる。また、第 1 の制御線 16 及び第 2 の制御線 15 も、制御部 23 により制御される。

【0040】③出力回路 1 1

出力回路 1 1 の回路構成を図 4 に示す。同図において、OPS は、画像データ用演算増幅器 (画像データ増幅手段) であり、画像データ用メモリ出力線 14 から出力される画像データ (オフセットデータを含む) を増幅するように機能する。また、OPO は、オフセットデータ用演算増幅器 (オフセットデータ増幅手段) であり、オフ

セットデータ用メモリ出力線 13 から出力されるオフセットデータを増幅するように機能する。そして、DI は、増幅された画像データ (オフセットデータを含む) とオフセットデータとの差を取り、画像データのみを取り出す差動増幅器である。

【0041】また、同図において、17 は、画像データ増幅率切換部 (画像データ増幅率切換手段) であり、画像データ用演算増幅器 OPS の増幅率を切換える機能を有する。この画像データ増幅率切換部 17 は、3 個の増幅率調整用コンデンサ C1、C2、C3 と、これらの 20 コンデンサを選択するための増幅率選択用トランジスタ TRC1、TRC2、TRC3 を備えている。なお、TRRS は、増幅率調整用コンデンサ C1、C2、C3 に充電された電荷を放電させるためのリセットトランジスタを表す。

【0042】そして、図示の如く、これらの増幅率選択用トランジスタ TRC1、TRC2、TRC3 のゲートには第 1 乃至第 3 の選択線 22、21、20 が接続されているが、これら第 1 乃至第 3 の選択線 22、21、20 は制御部により制御される。また、リセットトランジスタ TRRS のゲートにはリセット線 19 が接続され、該リセット線 22 も制御部 23 により制御される。

【0043】制御部 23 は、上記リセット線 19 を制御することによりリセットトランジスタ TRRS をオフにした状態で、上記第 1 乃至第 3 の選択線 22、21、20 を制御することにより、増幅率選択用トランジスタ TRC1、TRC2、TRC3 の中のいずれか一つを選択してオンにする。これにより、選択されたトランジスタに接続されている増幅率調整用コンデンサ (C1、C2、C3) の容量に応じた増幅率を得ることができる。40 具体的には、画像データ用演算増幅器 OPS からの出力電圧 V<sub>out</sub> は、コンデンサ C1、C2、C3 の容量をそれぞれ C<sub>amp</sub> 1、C<sub>amp</sub> 2、C<sub>amp</sub> 3 とする場合、次のようにになる。

【0044】

・・・増幅率: C<sub>m</sub> / C<sub>amp</sub> 1

・・・増幅率: C<sub>m</sub> / C<sub>amp</sub> 2

$$V_{out} = (C_m / C_{amp\ 3}) \cdot V_s$$

上において、 $C_m$  は、画像データ用ラインメモリ4内のコンデンサ  $CS_j$  の容量を表し、この値は全てのコンデンサ  $CS_j$  ( $j = 1, 2, \dots$ ) について同じ値を取る。また、 $V_s$  は、コンデンサ  $CS_j$  の各々の電圧を表す(先に説明したように、この電圧は、光検出用トランジスタ  $TRP$  の変調された閾値電圧(オフセットデータを含む画像データ)なので、普通は各々のコンデンサ  $CS_j$  により異なる)。

【0045】一方、図4において、18は、オフセットデータ増幅率切換部であり、オフセットデータ増幅器OPの増幅率を切換える機能を有する。このオフセットデータ切換え部18の構成は、上で説明した画像データ増幅率切換部の構成と全く同じであるので、その説明は省略する。そして、オフセットデータ増幅器18の増幅率は、上の3式において、上記  $C_m$  をオフセットデータ用ラインメモリ5内のコンデンサ  $CO_j$  の容量にし、 $V_s$  をコンデンサ  $CO_j$  の電圧(オフセット電圧)にすれば計算できる。このうち、コンデンサ  $CO_j$  の容量  $C_m$  は、全てのコンデンサ  $CO_j$  ( $j = 1, 2, \dots$ ) について同じ値を取る。

#### 【0046】(2) 固体撮像素子1の動作についての説明

次に、ホワイトバランスを調整する場合の固体撮像素子1の動作について、図5、図6(a)～(b)、図7(a)～(b)、及び図8を参照しながら説明する。図5、図6(a)～(b)、図7(a)～(b)、及び図8は、固体撮像素子1の動作について説明するための模式図である。

【0047】以下では、特に、被写体の色強度がR(赤)、G(緑)、B(青)の順に弱くなっている( $R > G > B$ )の場合について説明する。この場合では、B(青)の強度が弱いので、B(青)の増幅率を上げる必要がある。図5は、画像データ用ラインメモリ4にi行目の画像データ(オフセットデータも含む)が読み出しう動作により記憶され、オフセットデータ用ラインメモリ5にi行目のオフセットデータが記憶された状態を示す。そして、同図において、画像データ用ラインメモリ4及びオフセットデータ用ラインメモリ5に記されている記号R、G、R、G、…は、これらの色に対応する画像データ及びオフセットデータが記憶されていることを表すものである。

【0048】次いで、シフトレジスタ10を制御することにより、画像データ用ラインメモリ4内の同一色の画像データ(オフセットデータも含む)と、オフセットデータ用ラインメモリ5内の同一色のオフセットデータとを選択し、それらを列毎に順に出力回路11に入力し、図6(a)に示される状態にする。この例では、R(赤)が出力回路11に入力され、増幅された画像データが該出力回路11から出力されている。これを行うに

10 は、具体的には次のようにする。

【0049】まず、1列目の水平出力線121を制御することにより、画像データ用ラインメモリ4とオフセットデータ用ラインメモリ5の各々の1列目にあるトランジスタ  $TR_1$  をオンにする。このようにすると、画像データ用ラインメモリ4の1列目に記憶されていた画像データ(オフセットデータも含む)と、オフセットデータ用ラインメモリ5の1列目に記憶されていたオフセット

データとが選択され、それらが同じタイミングで画像データ用メモリ出力線14及びオフセットデータ用メモリ出力線13に出力されて、出力回路11に入力される。

【0050】次いで、3列目の水平出力線123を制御することにより、画像データ用ラインメモリ4とオフセットデータ用ラインメモリ5の各々の3列目にあるトランジスタ  $TR_3$  をオンにする。これにより、画像データ用ラインメモリ4の3列目に記憶されていた画像データ(オフセットデータも含む)と、オフセットデータ用ラインメモリ5の3列目に記憶されていたオフセットデータとが選択され、それぞれ同じタイミングで画像データ用メモリ出力線14及びオフセットデータ用メモリ出力線13に出力されて、出力回路11に入力される。

【0051】以下、5列目、7列目、…の順に上と同じ動作を繰り返せば、図6(a)に示される状態となる。先に説明したように、出力回路11では、オフセットデータが除去された純粋な画像データのみが増幅されて出力される。今の場合、画像データは全てR(赤)であり、被写体の色強度が  $R > G > B$  でR(赤)の強度が最も強いので、画像データ用像演算増幅器OPS及びオ

30 フセットデータ用演算増幅器OPSのR(赤)に対する増幅率は低くて良い。従って、増幅率調整用コンデンサ  $C_1, C_2, C_3$  の容量を、例えば  $C_{amp\ 1} > C_{amp\ 2} > C_{amp\ 3}$  にしておき、この中で一番大きい容量を有する増幅率調整用コンデンサ  $C_1$  を選択すれば、R(赤)の増幅率が低くなる(先に説明した増幅率を得る3式を参照)。

【0052】このとき、画像データ用像演算増幅器OPSにはR(赤)の画像データ(オフセットデータも含む)のみが列毎に順に入力され、他の色のデータは入力されない。同様に、オフセットデータ用演算増幅器OPSにおいても、R(赤)のオフセットデータのみが列毎に順に入力され、他の色のオフセットデータは入力されない。従って、画像データ増幅率切換え部17及びオフセットデータ増幅率切換え部18においては、増幅率選択用トランジスタ  $TRC_1$  をオンにして増幅率調整用  $C_1$  を選択したままにしておけば良く、他の増幅率選択用トランジスタ( $TRC_2, TRC_3$ )を個々の画像データに応じてオン・オフする必要が無い。

【0053】次いで、残りのG(緑)についてもR(赤)の場合と同様にして、出力回路11に入力し、図

6 (b) に示される状態にする。上で説明したように、今の例では被写体の色強度が  $R > G > B$  となっているので、G (緑) の増幅率は R (赤) の増幅率と B (青) の増幅率の中間で良い。従って、出力回路 11 で G (緑) を増幅する場合、3つの増幅率調整用コンデンサ C1、C2、C3 の中で容量が中間である C2 を選択すれば良い。この場合においても、出力回路 11 に入力されるのは G (緑) のデータのみであり、他の色のデータは入力されない。

【0054】従って、R (赤) の場合と同様に、画像データ増幅率切換部 17 及びオフセットデータ増幅率切換部 18においては、増幅率選択用トランジスタ TRC2 をオンにして増幅率調整用コンデンサ C2 を選択したままにしておけば良く、他の増幅率選択用トランジスタ (TRC1、TRC3) を各列の画像データに応じてオン・オフする必要が無い。

【0055】次いで、図 7 (a) に示すように、 $i + 1$  行目の画像データ (オフセットデータも含む) を画像データ用ラインメモリ 4 に読み出し動作により読み出し、また、 $i + 1$  行目のオフセットデータをオフセットデータ用ラインメモリ 5 に読み出す。続いて、図 7 (b) に示すように、画像データ用ラインメモリ 4 及びオフセットデータ用ラインメモリ 5 内の G (緑) のデータのみを順に出力回路 11 に入力する。ここで、図 6 (b) に示されるステップにおいて、G (緑) に応じた増幅率調整用コンデンサ C2 が既に選択されているので、図 7

(b) に示されるステップでは増幅率選択用トランジスタ (TRC1、TRC2、TRC3) を制御して別の増幅率調整用コンデンサ (C1、C3) を選択する必要が無い。

【0056】次に、図 8 に示されるように、B (青) のデータを出力回路 11 に列毎に順に入力する。今の例では、被写体の B (青) の色強度が最も弱いので、B

(青) の増幅率を他の色の増幅率よりも大きくしなければならない。これを行うには、増幅率選択用トランジスタ TRC1、TRC2、TRC3 を制御することにより、3つの増幅率調整用コンデンサ C1、C2、C3 の中で容量が最も小さい C3 を選択すれば良い。

【0057】このステップにおいても、R (赤) や G (緑) の場合と同様に、一つの増幅率選択用トランジスタ TRC3 をオンにして増幅率調整用 C3 を選択したままにしておけば良く、他の増幅率選択用トランジスタ (TRC1、TRC2) を各列の画像データに応じてオン・オフする必要が無い。以上説明したように、本実施形態に係る固体撮像素子では、画像データ用ラインメモリ 4 及びオフセットデータ用ラインメモリ 5 の各々に記憶された一行分の画像データ (オフセットデータも含む) 及びオフセットデータを増幅する場合、まず、上記

一行の中で同一色のデータのみを選択して列毎に順に画像データ用像演算増幅器 OPS 及びオフセットデータ用

演算増幅器 OPO に入力する。同一色のデータなので、画像データ用像演算増幅器 OPS 及びオフセットデータ用演算増幅器 OPS では色に応じて増幅率を変える必要が無く、増幅率選択用トランジスタ TRC1、TRC2、TRC3 のオン・オフを従来のように列毎に切換える必要が無い。

【0058】また、画像データ用像演算増幅器 OPS 及びオフセットデータ用演算増幅器 OPO から上記同一色のデータが全て出力された後は、次に、それとは別の色の同一色のデータが選択され、画像データ用像演算増幅器 OPS 及びオフセットデータ用演算増幅器 OPO に列毎に順に入力される。このように、先に入力された色とは別の色が入力される場合は、画像データ用像演算増幅器 OPS 及びオフセットデータ用演算増幅器 OPS の増幅率を当該色に応じて変えなければならない。しかし、これを行うには、増幅率選択用トランジスタ TRC1、TRC2、TRC3 のオン・オフを、色が変わった時点で一度だけ行えば良く、この場合でもやはり従来のように列毎に繰り返しオン・オフする必要が無い。

【0059】これにより、本実施形態では、トランジスタを高速でオン・オフすることに起因して従来見られたスイッチングノイズが発生しないばかりか、増幅率選択用トランジスタ TRC1、TRC2、TRC3 のスイッチング速度を従来よりも遅くすることができるので、この増幅率選択用トランジスタ TRC1、TRC2、TRC3 の消費電力を抑えることができる。

【0060】なお、上で説明した固体撮像素子 1 は、オフセットデータ用ラインメモリ 5 とオフセットデータ増幅器 OPO とを備えているが、光検出用トランジスタ TRP のオフセット電圧が問題とならない場合は、これらを省いても良い。この場合は、差動増幅器 DI は不要となる。

#### 【0061】

【発明の効果】以上説明したように、本発明に係る固体撮像素子では、画像データ記憶手段と画像データ増幅率切換手段とを制御する制御手段を備えている。画像データ記憶手段は、この制御手段に制御されて、一行分の複数の色の画像データの並びから同一色の画像データを選択して順に出力する。同一色の画像データが输出されている間は、この同一色の画像データの増幅率は切換える必要が無く、この同一色の画像データに応じた増幅率のままでよい。従って、画像データ増幅率切換手段は、従来のように画像データの増幅率を列毎に切換える必要がない。そのため画像データ増幅率切換手段の切換速度を従来よりも遅くすることができるので、速い切換速度に起因して従来発生したスイッチングノイズを抑えることができ、更に、画像データ増幅率切換手段の消費電力を抑えることができる。

【0062】また、オフセットデータ記憶手段、オフセットデータ増幅手段、オフセットデータ増幅率切換手段

段、及び差動増幅手段を備えたことにより、本発明に係る固体撮像素子ではオフセットが除かれた画像データを出力することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係る固体撮像素子の平面図である。

【図2】本発明の実施の形態に係る固体撮像素子の画素領域の要部拡大図である。

【図3】本発明の実施の形態に係る固体撮像素子が備える画像データ用ラインメモリ及びオフセットデータ用ラインメモリの回路図である。

【図4】本発明の実施の形態に係る固体撮像素子が備える出力回路の回路構成図である。

【図5】本発明の実施の形態に係る固体撮像素子の動作について説明するための模式図（その1）である。

【図6】本発明の実施の形態に係る固体撮像素子の動作について説明するための模式図（その2）である。

【図7】本発明の実施の形態に係る固体撮像素子の動作について説明するための模式図（その3）である。

【図8】本発明の実施の形態に係る固体撮像素子の動作について説明するための模式図（その4）である。

【図9】従来例に係るMOS型固体撮像素子の平面図である。

【図10】従来例に係るMOS型固体撮像素子の動作について説明するための模式図（その1）である。

【図11】従来例に係るMOS型固体撮像素子の動作について説明するための模式図（その2）である。

【符号の説明】

1 … 閾値電圧変調方式のMOS型固体撮像素子、

2 … VSCAN駆動走査回路、

3 … VDD駆動走査回路、

4 … 画像データ用ラインメモリ、

5 … オフセットデータ用ラインメモリ、

6、31 … 画素領域、

6a、31a … 色画素、

7 … VSCAN供給線、

8 … ドレイン電圧（VDD）供給線、

9、32 … 垂直出力線、

10 … シフトレジスタ、

11、35 … 出力回路、

12 … 水平出力線、

13 … オフセットデータ用メモリ出力線、

14 … 画像データ用メモリ出力線14、

15 … 第2の制御線、

16 … 第1の制御線、

17 … 画像データ増幅率切換部、

18 … オフセットデータ増幅率切換部、

19 … リセット線、

20 … 第3の選択線、

21 … 第2の選択線、

22 … 第1の選択線、

23 … 制御部、

30 … MOS型固体撮像素子、

33 … ラインメモリ、

36 … メモリ出力線、

20 37 … 出力線、

PD … フォトダイオード、

TRP … 光検出用トランジスタ、

TR、TR<sub>j</sub> … トランジスタ、

CE<sub>j</sub> … セル、

CS<sub>j</sub>、CO<sub>j</sub> … コンデンサ、

OPS … 画像データ用演算増幅器、

OPO … オフセットデータ用演算増幅器、

C1、C2、C3 … 増幅率調整用コンデンサ、

TRR、TRG、TRB、TRC1、TRC2、TRC

30 3 … 増幅率選択用トランジスタ、

TRRS … リセットトランジスタ、

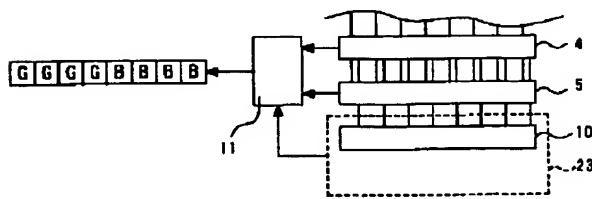
DI … 差動増幅器、

OPR … R（赤）用演算増幅器、

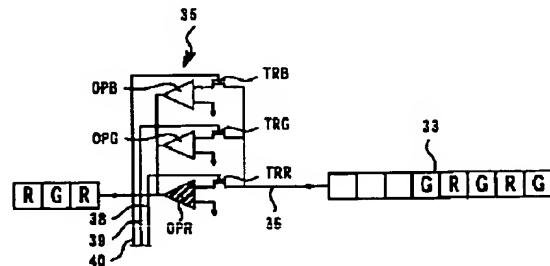
OPG … G（緑）用演算増幅器、

OPB … B（青）用演算増幅器。

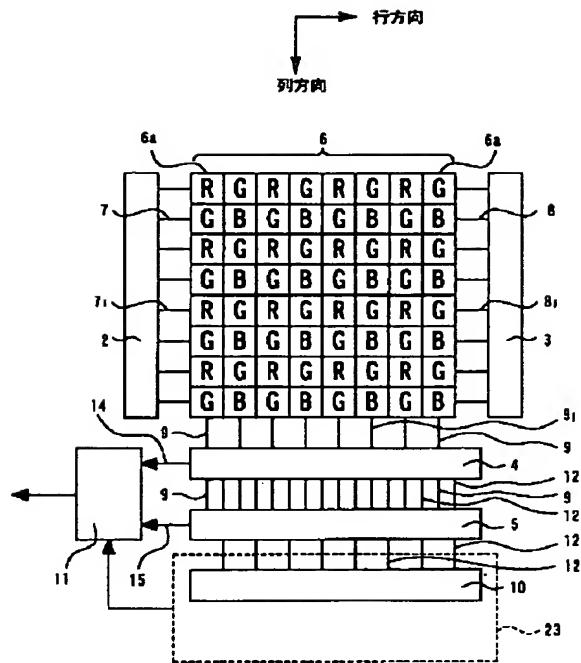
【図8】



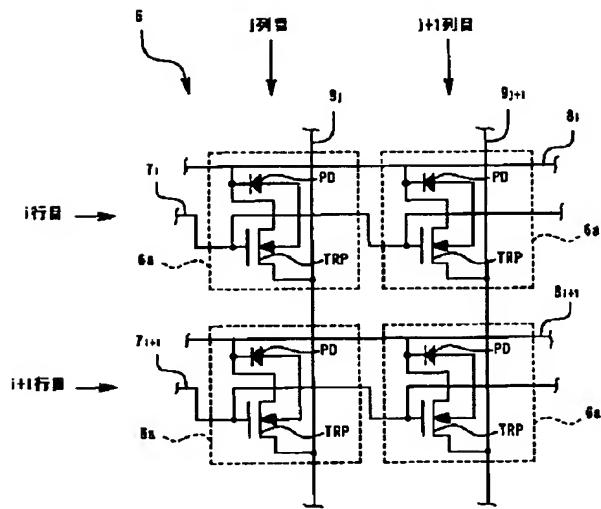
【図11】



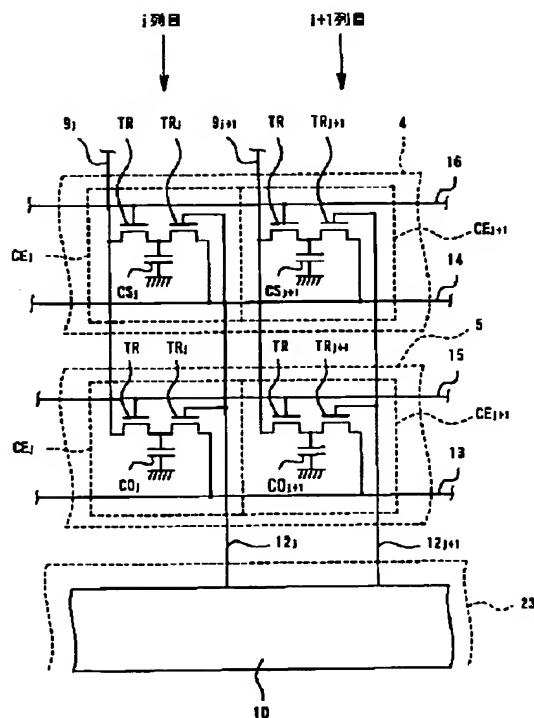
【図1】



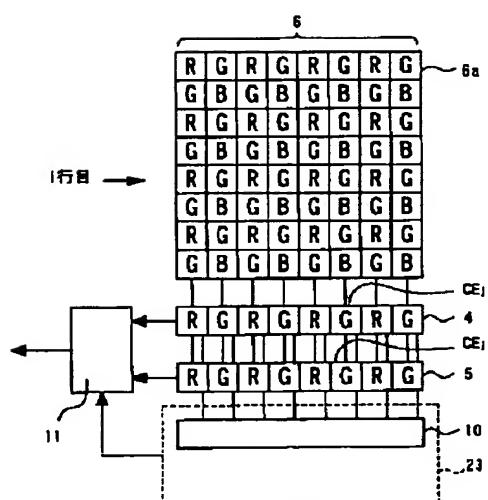
【図2】



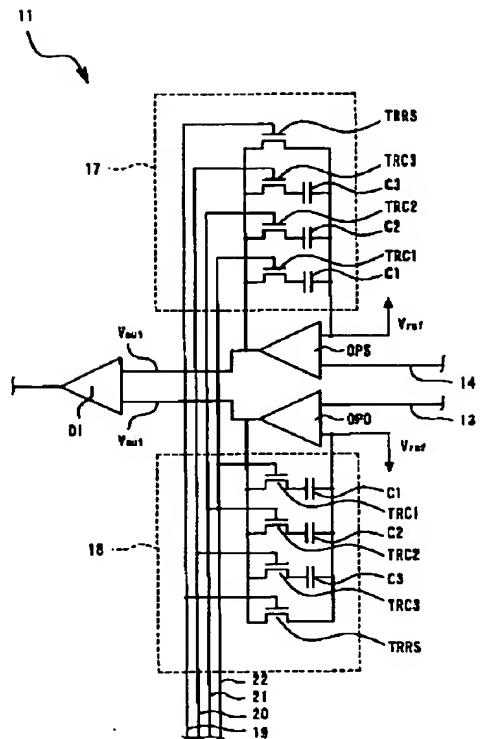
【図3】



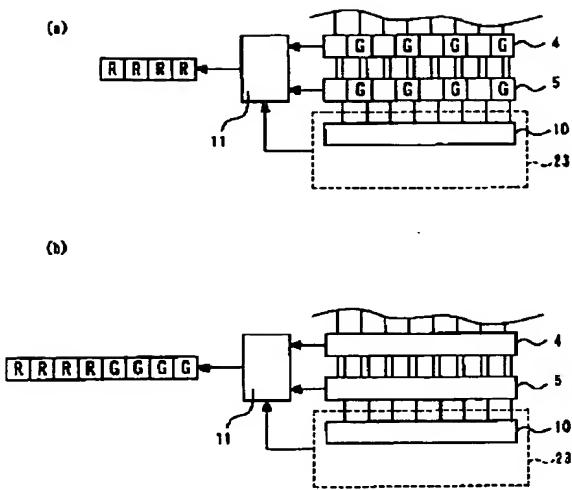
【図5】



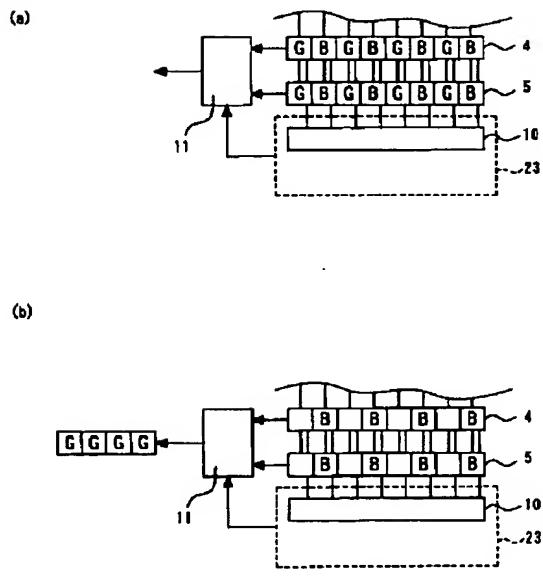
【図4】



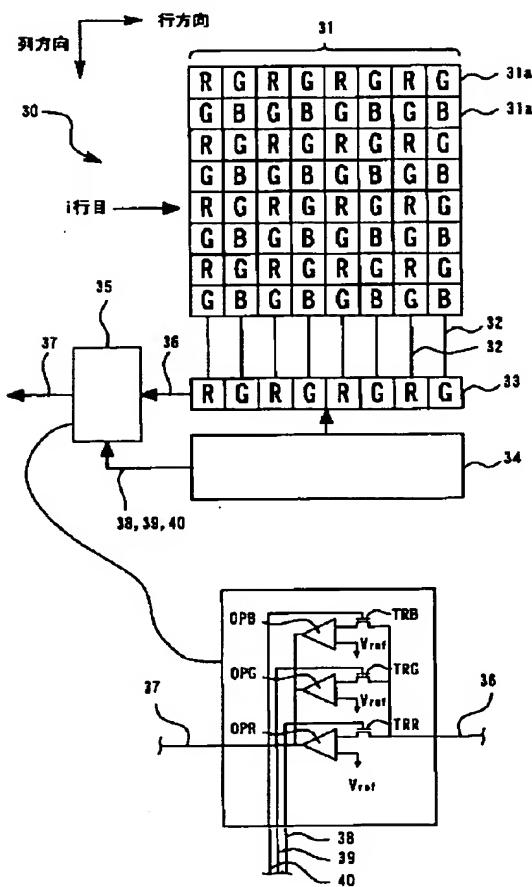
【図6】



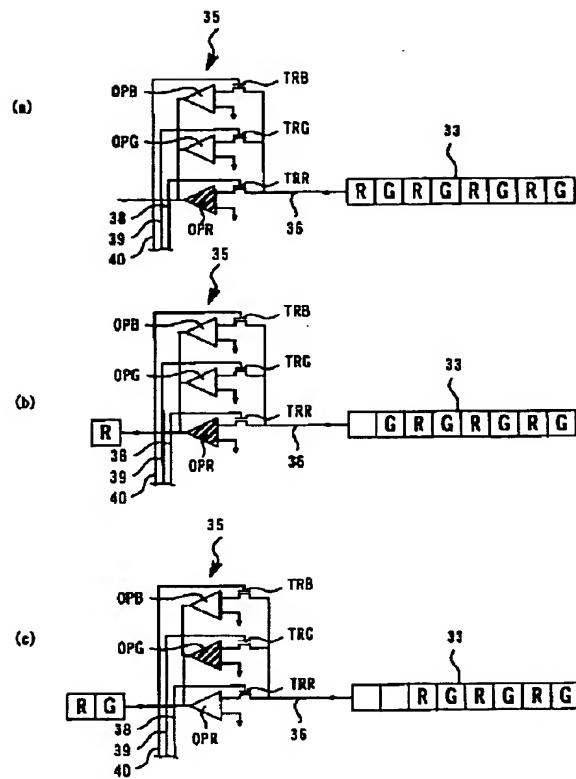
【図7】



【図9】



【図10】



フロントページの続き

Fターム(参考) 4M118 AA04 AA05 AB01 BA14 CA02  
 CA07 CA17 CA40 DD09 FA38  
 FA42 FA44 GC08 GC14 GC20  
 5C024 CX31 CY42 DX01 GX03 GX16  
 GX18 GY35 GY39 HX18  
 5C065 AA01 BB02 BB22 BB48 CC01  
 DD15 DD17 EE06 GG15